

**RANCANGAN *TRAINER LOGIC GATE SYSTEM* SEBAGAI  
PENUNJANG ALAT PRAKTIKUM DI POLITEKNIK  
PENERBANGAN SURABAYA**

**TUGAS AKHIR**



Oleh :

**RIDWAN MAULANA**  
**NIT. 30418093**

**PROGRAM STUDI DIPLOMA 3 TEKNIK PESAWAT UDARA  
POLITEKNIK PENERBANGAN SURABAYA  
2021**

**RANCANGAN *TRAINER LOGIC GATE SYSTEM* SEBAGAI  
PENUNJANG ALAT PRAKTIKUM DI POLITEKNIK  
PENERBANGAN SURABAYA**

**TUGAS AKHIR**

Diajukan sebagai Salah Satu Syarat untuk mendapatkan Gelar Ahli Madya  
(A.Md.) pada Program Studi Diploma 3 Teknik Pesawat Udara



Oleh :

**RIDWAN MAULANA**  
**NIT. 30418093**

**PROGRAM STUDI DIPLOMA 3 TEKNIK PESAWAT UDARA  
POLITEKNIK PENERBANGAN SURABAYA  
2021**

## HALAMAN PERSETUJUAN

RANCANGAN *TRAINER LOGIC GATE SYSTEM* SEBAGAI PENUNJANG  
ALAT PRAKTIKUM DI POLITEKNIK PENERBANGAN SURABAYA

Oleh:  
RIDWAN MAULANA  
NIT. 30418093

Disetujui untuk disajikan pada :  
Surabaya, 18 Agustus 2021

Pembimbing I : MOCH. RIFAI, ST, MPd  
NIP. 19770216 199903 1 003



Pembimbing II : KUSNO, SPd, MM  
NIP. 19630617 198203 1 001



## HALAMAN PENGESAHAN

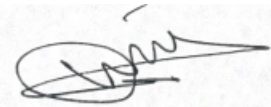
### RANCANGAN *TRAINER LOGIC GATE SYSTEM* SEBAGAI PENUNJANG ALAT PRAKTIKUM DI POLITEKNIK PENERBANGAN SURABAYA

Oleh:  
RIDWAN MAULANA  
NIT. 30418093

Telah dipertahankan dan dinyatakan lulus pada Ujian Tugas Akhir  
Program Pendidikan Diploma 3 Teknik Pesawat Udara  
Politeknik Penerbangan Surabaya  
Pada tanggal : 18 Agustus 2021

#### Panitia Penguji :

1. Ketua :SUYATMO, ST, SPd, MT, MPd.  
NIP. 19630510 198902 1 001
2. Sekertaris :DIDI HARIYANTO, M. Pd  
NIP. 19650118 199009 1 001
3. Anggota :MOCH. RIFAI, ST, MPd  
NIP. 19770216 199903 1 003

  
.....  
.....  
.....

Ketua Program Studi  
D3 Teknik Pesawat Udara



Ir. BAMBANG JUNIPITOYO, ST., MT  
NIP. 19780626 200912 1001

## PERNYATAAN KEASLIAN DAN HAK CIPTA

Saya yang bertanda tangan di bawah ini :

Nama : Ridwan Maulana  
NIT : 30418093  
Program Studi : Teknik Pesawat Udara  
Judul Tugas Akhir : Rancangan *Trainer Logic Gate System* Sebagai Penunjang Alat Praktikum Di Politeknik Penerbangan Surabaya


Dengan ini menyatakan bahwa :

1. Tugas Akhir ini merupakan karya asli dan belum pernah diajukan untuk mendapatkan gelar akademik, baik di Politeknik Penerbangan Surabaya maupun di Perguruan Tinggi lain, serta dipublikasikan, kecuali secara tertulis dengan jelas dicantumkan sebagai acuan dalam naskah dengan disebutkan nama pengarang dan dicantumkan dalam daftar pustaka.
2. Demi pengembangan ilmu pengetahuan, menyetujui untuk memberikan Hak Bebas Royalti Non Eksklusif (*Non-Exclusive Royalty-Free Right*) kepada Politeknik Penerbangan Surabaya beserta perangkat (jika diperlukan). Dengan hak ini, Politeknik Penerbangan Surabaya berhak menyimpan, mengalih media/formatkan, mengelola dalam bentuk pangkalan data (*database*), merawat, dan mempublikasikan tugas akhir saya dengan tetap mencantumkan nama saya sebagai penulis/pencipta dan sebagai pemilik Hak Cipta.

Demikian pernyataan ini saya buat dengan sebenarnya. Apabila dikemudian hari terdapat penyimpangan dan ketidakbenaran, maka saya bersedia menerima sanksi akademik berupa pencabutan gelar yang telah diperoleh, serta sanksi lainnya sesuai dengan norma yang berlaku di Politeknik Penerbangan Surabaya.

Surabaya, 18 Agustus 2021  
Yang membuat pernyataan



  
Ridwan Maulana  
NIT. 30418093

## KATA PENGANTAR

Puji syukur kami panjatkan kepada Tuhan Yang Maha Esa, karena berkat limpahan rahmat dan hidayahNya, Tugas Akhir yang berjudul *ALAT RANCANGAN TRAINER LOGIC GATE SYSTEM* SEBAGAI PENUNJANG ALAT PRAKTIKUM DI POLITEKNIK PENERBANGAN SURABAYA ini dapat diselesaikan dengan baik.

Penyusunan Tugas Akhir ini dimaksudkan sebagai salah satu syarat menyelesaikan pendidikan di Politeknik Penerbangan Surabaya dan memperoleh gelar Ahli Madya (A.Md)

Ucapan terima kasih kami sampaikan kepada segenap pihak yang telah membantu selama proses penyusunan Tugas Akhir ini, terutama kepada :

1. Bapak M. Andra Adityawarman, ST., MT, selaku Direktur Politeknik Penerbangan Surabaya.
2. Bapak Ir. Bambang Junipitoyo, S.T., M.T. selaku Ketua Program Studi Teknik Pesawat Udara Politeknik Penerbangan Surabaya.
3. Bapak Moch. Rifai, ST, MPd. selaku Pembimbing materi yang senantiasa membimbing dan membantu dalam penyusunan Tugas Akhir.
4. Bapak Kusno , SPd, MM. selaku pembimbing penulisan yang senantiasa membimbing dan membantu dalam penyusunan Tugas Akhir.
5. Seluruh Dosen dan Staff Pengajar Program Studi Teknik Pesawat Udara Politeknik Penerbangan Surabaya yang selalu memberikan ilmu pengetahuan khususnya tentang perawatan pada pesawat udara.
6. Kedua orang tua dan saudara yang telah memberikan doa, kasih sayang, dukungan moral dan material serta dorongan semangat kepada saya sampai terselesaikannya penulisan Tugas Akhir ini.
7. Teman-teman sebarak, atas kebersamaan dan kerjasamanya.
8. Teman-teman TPU Empat Delta, atas dukungan yang diberikan.

Tentunya karya tulis ini masih jauh dari sempurna. Penulis berharap semoga Tugas Akhir ini dapat memberikan manfaat khususnya bagi taruna Politeknik Penerbangan Surabaya. Atas segala kesalahan dan kata-kata yang kurang berkenan, kami memohon maaf. Saran dan kritik membangun kami harapkan demi karya yang lebih baik di masa mendatang.

Surabaya, 25 Januari 2021

RIDWAN MAULANA  
NIT. 30418093

## ABSTRAK

### RANCANGAN *TRAINER LOGIC GATE SYSTEM* SEBAGAI PENUNJANG ALAT PRAKTIKUM DI POLITEKNIK PENERBANGAN SURABAYA

Oleh :

Ridwan Maulana

NIT.30418093

*Basic logic gate* , *flip-flop*, rangkaian *counter*, dan rangkaian *analog to digital* merupakan pembelajaran pada mata kuliah *Advanced Digital* yang ada pada program studi Teknik Pesawat Udara. Untuk meningkatkan pemahaman taruna tentang *digital technique* perlu dibuat sebuah alat praktikum yang memberikan *display* tentang tampilan sinyal *square clock* yang yang digunakan, tampilan *voltmeter vcc* untuk IC.

*Trainer Logic Gate System* merupakan suatu *trainer* yang desainnya simpel bagi taruna yang awam tentang pelajaran *digital technique*, menggunakan komponen-komponen yang mudah ditemukan dipasaran sehingga mudah ketika *maintenance trainer* tersebut ketika ada salah satu komponen yang *fail*.

Pembuatan alat *Trainer Logic Gate System* menggunakan enam *socket IC* agar memudahkan pergantian IC yang akan digunakan pada saat praktikum, IC555 *Timer* sebagai pembangkit *clock-nya*, dengan *microcontroller STM32F103Cx* sebagai *controller display lcd graphic*, dan tiga *output* tampilan berupa LED (*light emitting diode*), *Seven Segment*, dan *lcd graphic* . Dengan rancangan alat ini memudahkan taruna untuk praktikum *basic digital technic* dan paham tentang teknik digital.

**Kata kunci :** LED (*light emitting diode*), *seven segment*, *lcd graphic*, *basic digital technic*, IC555, *microcontroller STM32F103Cx*.

## **ABSTRACT**

### **TRAINER LOGIC GATE SYSTEM DESIGN AS SUPPORT FOR PRACTICUM TOOLS FOR AVIATION POLYTECHNIC OF SURABAYA**

By :  
Ridwan Maulana  
NIT.30418093

*Basic logic gates, flip-flop counter circuits, and analog to digital circuits are lessons in the Advanced Digital course in the Aircraft Engineering study program. To improve cadets' understanding of digital technique, it is necessary to make a practicum tool that provides a display of the display of the square clock signal used, the vcc voltmeter display for IC.*

*The Logic Gate System Trainer is a trainer whose design is simple for cadets who are unfamiliar with digital technique lessons, using components that are easily found in the market so that it is easy when the maintenance trainer fails when one component fails.*

*The manufacture of the Trainer Logic Gate System tool uses sixth IC sockets to make it easier to change the ic that will be used during practicum, the IC555 Timer as the clock generator, with microcontroller STM32F103Cx as the lcd graphic display controller, and three display outputs in the form of LED (light emitting diode), Seven Segment, and lcd graphic. With this tool plan, it makes it easier for cadets to practice basic digital technicians and understand digital techniques.*

**Keywords :** LED (*light emitting diode*), seven segment, lcd graphic, basic digital technic, IC555, microcontroller STM32F103Cx



## DAFTAR ISI

	Halaman
HALAMAN JUDUL.....	i
HALAMAN PERSETUJUAN.....	ii
HALAMAN PENGESAHAN.....	iii
PERNYATAAN KEASLIAN DAN HAK CIPTA.....	iv
KATA PENGANTAR .....	v
ABSTRAK.....	vi
<i>ABSTRACT</i> .....	vii
DAFTAR ISI.....	viii
DAFTAR GAMBAR .....	x
DAFTAR TABEL.....	xii
DAFTAR LAMPIRAN.....	xiii
BAB 1. PENDAHULUAN .....	1
1.1 Latar Belakang.....	1
1.2 Rumusan Masalah .....	2
1.3 Batasan Masalah.....	2
1.4 Tujuan Penelitian.....	2
1.5 Manfaat Penelitian.....	3
1.6 Sistematika Penulisan.....	3
BAB 2. LANDASAN TEORI.....	4
2.1 <i>Basic Logic Gate</i> .....	4
2.1.1 Jenis-Jenis <i>Logic Gate</i> .....	5
2.1.2 <i>Flip-flop</i> .....	9
2.2 Perangkat dan Komponen.....	16
2.2.1 <i>Toggle Switch</i> .....	16
2.2.2 <i>Power supply</i> .....	17
2.2.3 LED ( <i>Light Emitting Diode</i> ).....	18
2.2.4 <i>Banana Connector</i> dan <i>Socket</i> .....	18
2.2.5 <i>Socket IC</i> .....	19
2.2.6 <i>IC Timer 555</i> .....	19
2.2.7 <i>Akrilik</i> .....	19
2.2.8 <i>IC Digital</i> .....	20
2.2.9 <i>Seven Segment Display</i> .....	21
2.2.10 <i>IC Decoder 7447</i> .....	22
2.2.11 <i>LCD Graphic</i> .....	23
2.2.12 <i>Kit DSO 138</i> .....	23

BAB 3. METODE PENELITIAN.....	26
3.1 Metodologi Penelitian .....	26
3.2 Perancangan Alat dan Cara Kerja.....	27
3.2.1 Desain Alat 2D .....	27
3.2.2 Cara Kerja Alat.....	27
3.2.3 Komponen alat.....	28
3.2.4 Teknik Pengujian Alat .....	29
3.3 Waktu Penelitian .....	31
BAB 4. HASIL DAN PEMBAHASAN.....	32
4.1 Hasil Penelitian.....	32
4.1.1 Tahap pembuatan alat.....	32
4.2 Pengujian Alat .....	35
BAB 5. PENUTUP.....	39
5.1 Kesimpulan.....	39
5.2 Saran .....	39
DAFTAR PUSTAKA .....	40
LAMPIRAN	
DAFTAR RIWAYAT HIDUP	

## DAFTAR GAMBAR

	Halaman
Gambar 2. 1 <i>Logic gate AND symbol</i> .....	5
Gambar 2. 2 <i>Logic gate OR symbol</i> .....	5
Gambar 2. 3 <i>Logic gate NOT symbol</i> .....	6
Gambar 2. 4 <i>Logic gate NAND symbol</i> .....	7
Gambar 2. 5 <i>Logic gate NOR symbol</i> .....	7
Gambar 2. 6 <i>Logic gate XOR symbol</i> .....	8
Gambar 2. 7 <i>Logic gate XNOR symbol</i> .....	8
Gambar 2. 8 Simbol <i>R-S Flip Flop NOR-gate</i> .....	10
Gambar 2. 9 Simbol <i>R-S Flip Flop NAND-gate</i> .....	10
Gambar 2. 10 RS- FF dengan <i>Clock</i> transisi naik .....	11
Gambar 2. 11 Diagram waktu contoh aplikasi RS-FF transisi naik.....	12
Gambar 2. 12 RS- FF dengan <i>Clock</i> jenis transisi turun.....	12
Gambar 2. 13 JK- <i>Flip-Flop</i> dengan <i>Clock</i> jenis transisi naik.....	13
Gambar 2. 14 Ilustrasi cara kerja JK-FF transisi naik.....	14
Gambar 2. 15 JK-FF dengan <i>Clock</i> transisi turun.....	14
Gambar 2. 16 Simbol D-FF transisi naik .....	15
Gambar 2. 17 Ilustrasi cara kerja D-FF transisi naik .....	15
Gambar 2. 18 Simbol <i>D Latch</i> .....	16
Gambar 2. 19 Ilustrasi cara kerja <i>D Latch</i> .....	16
Gambar 2. 20 Gambar <i>toggle switch</i> dan <i>symbol</i> saklar .....	17
Gambar 2. 21 <i>Schematic diagram power supply</i> .....	17
Gambar 2. 22 Gambar LED dan <i>Symbol LED</i> .....	18
Gambar 2. 23 <i>Socket dan Jack Banana</i> .....	18
Gambar 2. 24 <i>ZIF Socket IC</i> .....	19
Gambar 2. 25 Gambar konfigurasi kaki IC 555 .....	19
Gambar 2. 26 Akrilik.....	20
Gambar 2. 27 <i>IC Logic gate 7408</i> .....	20
Gambar 2. 28 Blok diagram dasar <i>seven segment</i> .....	21
Gambar 2. 29 <i>Schematic Wiring Decoder 7447</i> .....	23
Gambar 2. 30 LCD Graphic 128x64 .....	23
Gambar 2. 31 Kit <i>DSO138</i> .....	25
Gambar 3. 1 Diagram alur metodologi penelitian.....	26
Gambar 3. 2 Desain <i>trainer</i> .....	27
Gambar 3. 3 Diagram alur pengujian alat. ....	30
Gambar 4. 1 <i>Wiring diagram digital oscilloscope</i> .....	32
Gambar 4. 2 <i>Skematic wiring trainer logic gate system</i> .....	33
Gambar 4. 3 Desain akrilik.....	33
Gambar 4. 4 <i>Trainer voltage input/output test</i> .....	36

Gambar 4. 5	<i>Circuit IC test dengan output LED</i> .....	36
Gambar 4. 6	Pengujian <i>sevent segment</i> .....	37
Gambar 4. 7	Pengujian <i>digital oscilloscope</i> .....	38

## DAFTAR TABEL

	Halaman
Tabel 2. 1 <i>Truth table logic gate AND</i> .....	5
Tabel 2. 2 <i>Truth table logic gate OR</i> .....	6
Tabel 2. 3 <i>Truth table logic gate NOT</i> .....	6
Tabel 2. 4 <i>Truth table logic gate NAND</i> .....	7
Tabel 2. 5 <i>Truth table logic gate NOR</i> .....	7
Tabel 2. 6 <i>Truth table logic gate XOR</i> .....	8
Tabel 2. 7 <i>Truth table logic gate XNOR</i> .....	9
Tabel 2. 8 <i>Truth table R-S Flip Flop NOR-gate</i> .....	10
Tabel 2. 9 <i>Truth table R-S Flip Flop NAND-gate</i> .....	11
Tabel 2. 10 <i>Truth table RS-FF transisi naik</i> .....	12
Tabel 2. 11 <i>Truth table RS-FF transisi turun</i> .....	13
Tabel 2. 12 <i>Truth table JK-FF dengan Clock</i> .....	14
Tabel 2. 13 <i>Truth table JK-FF transisi turun</i> .....	14
Tabel 2. 14 <i>Truth table D-FF</i> .....	15
Tabel 2. 15 <i>Truth table D Latch</i> .....	16
Tabel 2. 16 <i>Truth table Seven Segment Display</i> .....	21
Tabel 3. 1 <i>Tabel jadwal kegiatan</i> .....	31
Tabel 4. 1 <i>BCD to decimal</i> .....	37

## DAFTAR LAMPIRAN

	Halaman
Lampiran A. <i>Schematic Wiring DSO 138 (Digital Oscilloscope)</i> .....	A-1
Lampiran B. Dokumentasi <i>Trainer</i> .....	B-1
B 1. <i>Trainer</i> tampak atas.....	B-1
B 2. <i>Trainer</i> tampak samping .....	B-1
B 3. <i>Trainer</i> posisi tertutup.....	B-2

## DAFTAR PUSTAKA

- Arikunto, Suharsimi. 2002. *Metodologi Penelitian*. Jakarta: PT. Rineka Cipta.
- Civil Aviation Authority Of New Zealand. 2014. *Advisory Circular (AC) 43-7*
- Didik Bayu Saputro. (2012). Dalam Skripsinya Yang Berjudul “*Trainer Mikrokontroller ATmega16 Sebagai Media Pembelajaran Di SMK N 2 Pengasih*”.
- Dwi Budi Rahayu (2012). Dalam Skripsinya Yang Berjudul “*Media Pembelajaran Trainer Elektronika Dasar untuk Mata Pelajaran Elektronika Dasar*”.
- Fokker, (1986). *Module Digital Technique Fokker 100*. Belanda: Fokker Aeroplanbau
- Harjanto. (2005). *Perencanaan Pembelajaran*. Jakarta: Rineka Cipta.
- J. Supranto. 2003. *Metode Penelitian Hukum & Statistik*. Jakarta : PT. Rineka Cipta.
- Kusmaya,Chandra. (2006). *Korelasi Penguasaan Aljabar Boolean dan Teori Gerbang Logika dengan Penguasaan Rangkaian Logika Kombinasional Pada Siswa SMKN 1 Cimahi*. Skripsi pada Program Sarjana Jurusan Teknik Elektro IKIP Bandung: tidak diterbitkan.
- Kustandi, Cecep dan Sutjipto, Bambang. (2011). *Media Pembelajaran Manual dan Digital*. Bogor: Ghalia.
- Malvino Paul, Albert dan Tjia May On. (1987).*Elektronika Komputer Digital: Pengantar Mikrokomputer*. Jakarta: Erlangga.
- Muchlas. (2005). *Rangkaian Digital*. Yogyakarta: Gava Media.





## Lampiran B Dokumentasi *Trainer*

### B 1. *Trainer* tampak atas



### B 2. *Trainer* tampak samping



B 3. *Trainer* posisi tertutup



## DAFTAR RIWAYAT HIDUP



RIDWAN MAULANA, lahir di Cianjur, pada tanggal 11 Juni 2000. Merupakan anak ke dua dari tiga bersaudara pasangan Bapak Dede Suherman dan Ibu Suparmi. Bertempat tinggal di Jalan Wonosari Lor V-A/14 Kota Surabaya. Memulai pendidikan di Sekolah Dasar Negeri Wonokusumo IV/43 Surabaya periode tahun 2006 – 2012. Melanjutkan Sekolah Menengah Pertama di SMP Cahaya Surabaya pada tahun 2012 dan lulus pada tahun 2015. Melanjutkan Sekolah Menengah Kejuruan di SMK KAL-1 Surabaya. Selanjutnya pada tahun 2018 diterima sebagai taruna di Politeknik Penerbangan Surabaya pada Program Studi Diploma III Teknik Teknik Pesawat Udara Angkatan 4 Delta sampai dengan saat ini. Selama mengikuti pendidikan di Politeknik Penerbangan Surabaya, telah mengikuti *On the Job Training* (OJT) di PT Batam Aero Technic Batam pada bulan April hingga Juni 2021.